

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-233521

(43)Date of publication of application : 19.08.1994

(51)Int.CI. H02M 1/12
 H03H 7/09
 H04B 15/00

(21)Application number : 05-013213 (71)Applicant : YOKOGAWA ELECTRIC CORP

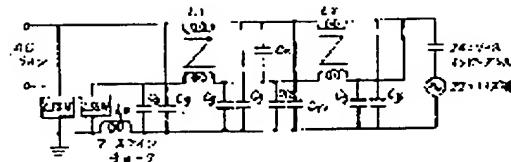
(22)Date of filing : 29.01.1993 (72)Inventor : INAO KIYOHARU
 HIRAMATSU HITOSHI

(54) NOISE FILTER CIRCUIT

(57)Abstract:

PURPOSE: To provide a stable noise filter circuit, in which there is no variation in EMI noise suppression characteristics even if a earth-line choke coil is mounted in the circuit.

CONSTITUTION: In a noise filter circuit in which choke coils (L1, L2) and capacitors (CX, CY1, CY2) are mounted in a pad provided on a metal circuit board and which is provided between a switching element and a circuit for rectifying and smoothing the input current provided on the AC line side of a switching power supply or in the switching power supply, an earth-line choke coil (L3) is provided between the ground on the AC line side and the metal layer of the metal circuit board. Also, the core loss of the earth-line choke coil is selected to a value reducing a resonance by the inductance of the earth-line choke coil and by the stray capacitance (Cg) between the pad and metal layer on the metal circuit board.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

特開平6-233521

(43)公開日 平成6年(1994)8月19日

(51)Int.Cl.⁵ 識別記号 F1

H02M 1/12	8325-511
H03H 7/09	A 8321-51
H04B 15/00	9298-5K

審査請求 未請求 請求項の数 1 ○ L (全7頁)

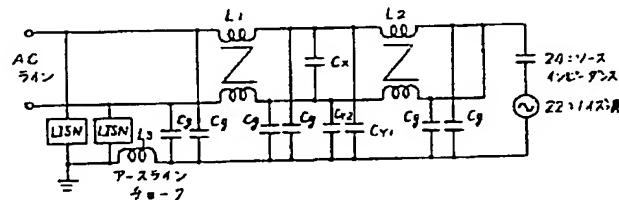
(21)出願番号	特願平5-13213	(71)出願人	000006507 横河電機株式会社 東京都武蔵野市中町2丁目9番32号
(22)出願日	平成5年(1993)1月29日	(72)発明者	稻生 清春 東京都武蔵野市中町2丁目9番32号 横河 電機株式会社内
		(72)発明者	平松 仁 東京都武蔵野市中町2丁目9番32号 横河 電機株式会社内
		(74)代理人	弁理士 小沢 信助

(54)【発明の名称】ノイズフィルタ回路

(57)【要約】

【目的】アースラインチョークコイルを実装しても、EMIノイズ抑制特性にバラツキがなく安定したノイズフィルタ回路を提供することを目的とする。

【構成】金属基板に設けられたパッドにチョークコイル(L_1 , L_2)やコンデンサ(C_1 , C_{11} , C_{12})が実装される共に、スイッチング電源(20)のACライン側若しくはスイッチング電源内部に設けられた入力電流を整流平滑化する回路とスイッチング素子(Q)との間に設けられるノイズフィルタ回路において、前記ACライン側のグランドと前記金属基板の金属層との間にアースラインチョークコイル(L_3)を設ける共に、このアースラインチョークコイルのコア損失(R_c)を、当該アースラインチョークコイルのインダクタンスと前記金属基板のパッドと金属層との間の浮遊容量(C_g)による共振を低減する値に選定したことを特徴としている。



【特許請求の範囲】

【請求項1】金属基板に設けられたパッドにチョークコイル (L₁, L₂) やコンデンサ (C₁₁, C₁₂, C₂₁) が実装される共に、スイッチング電源 (20) のACライン側若しくはスイッチング電源内部に設けられた入力電流を整流平滑化する回路とスイッチング素子 (Q) との間に設けられるノイズフィルタ回路において、

前記ACライン側のグランドと前記金属基板の金属層との間にアースラインチョークコイル (L₃) を設けると共に、

このアースラインチョークコイルのコア損失 (R_c) を、当該アースラインチョークコイルのインダクタンスと前記金属基板のパッドと金属層との間の浮遊容量 (C_g) による共振を低減する値に選定したことを特徴とするノイズフィルタ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はスイッチング電源から発生するノイズのACラインへの伝播を抑制するノイズフィルタ回路に係り、特にEMIノイズ抑制特性にパラメータがなく、特性の安定する改良に関する。

【0002】

【従来の技術】ノイズフィルタ回路は、例えば本出願人の提案に係る特願平3-156716号明細書に開示されている。図6はこのような従来装置の構成ブロック図である。図において、ノイズフィルタ回路10は、交流電源30とスイッチング電源20の間に装着されるもので、スイッチング電源20により発生するスイッチングノイズが交流電源30側に伝播するのを防止している。ノイズフィルタ回路10の端子P1, P2は交流電源30との接続に用い、端子P3, P4はスイッチング電源20との接続に用いている。インピーダンスZ1はスイッチング電源20の接地インピーダンスで、ここでは例えばスイッチング素子のカンケースとヒートシンク間のキャパシタ等がある。

【0003】次にノイズフィルタ回路10の詳細を説明する。アクロスザラインコンデンサC₁₁は、端子P1と端子P2を連絡するもので、これと並列に放電用の抵抗R₁が接続されている。コモンモードチョークコイルL₁はアクロスザラインコンデンサC₁₁の後段に接続されたもので、コモンモードノイズとノーマルモードノイズを低減する。コモンモードチョークコイルL₁の後段に接続されたもので、これと並列にコンデンサC₁₂、C₂₁が接続されている。コンデンサC₁₁、C₁₂は両者の接続点が接地されたもので、コモンモードノイズを低減する。

【0004】続いてスイッチング電源20によるノイズについて説明する。コモンモードノイズi1は、インピーダンスZ1とグランドを通して流れスイッチング電源20に戻るもので、図中破線で示してある。ノーマルモ

ードノイズi2は、交流電源30からノイズフィルタ回路10に流れるもので、図中実線で表している。ノーマルモードノイズi3は、スイッチング電源20からノイズフィルタ回路10に流れるもので、図中一点鎖線で表している。両者i2, i3は何れも交流電源30とスイッチング電源20とを接続する二本の信号線間を往復する経路で流れるものである。

【0005】そして、コモンモードノイズi1は、コモンモードチョークコイルL₁とコンデンサC₁₁、C₁₂により削減される。またノーマルモードノイズi2は、アクロスザラインコンデンサC₁₁により交流電源30側の発生源に還流し、ノーマルモードノイズi3は、アクロスザラインコンデンサC₁₂によりスイッチング電源20側の発生源に還流して、信号線に流れるノーマルモードノイズ電流の総量を削減している。

【0006】しかしながら、図6のノイズフィルタ回路のみでは伝導ノイズを抑制しきれず、特にMHz帯の高周波コモンモードノイズを削減するには別の対策が取られている。図7はアースラインチョークを有する従来装置の構成図である。図において、ノイズフィルタ回路10はここでは単純化のためチョークコイルL₁を一段としているが、図6の回路としてもよい。スイッチング電源20ではノイズ源22とソースインピーダンス24を図示している。疑似電源回路網L1SNは、ノイズを測定する際にACラインとグランドとの間に装着されるもので、測定系を安定させる働きをする。アースラインチョークL₃は、スイッチング電源20とグランドとの間に装着されるもので、比較的小さな値のインダクタである。アースラインチョークL₃は、グランドループのインピーダンスを高めて、ACラインに流入するノイズを減少させる効果がある。

【0007】

【発明が解決しようとする課題】ところで、本出願人は特願平3-17985号明細書でノイズフィルタ回路とスイッチング電源を金属基板上に搭載した回路を提案している。この金属基板回路にアースラインチョークを適用すると次のような課題があつた。

【0008】図8は金属基板回路の断面図である。金属基板回路では、アルミニウム等の金属層をグランドとし、この金属層の上に絶縁用の樹脂層を形成し、この樹脂層の上にパッドと呼ばれる導体層を形成している。パッドにはコイルやコンデンサ等の電子部品の端子がはんだ付けされる。一般にこの樹脂層の厚さは0.1mm程度と薄く、そのためパッドと金属層の間で形成される容量C_gは、従来の硝子エポキシ樹脂基板の場合と比較して著しく大きい。

【0009】図9は金属基板回路にアースラインチョークコイルを設けた場合の回路図である。チョークコイルL₁, L₂並びに疑似電源回路網L1SNを接続するパッドでは、グランドに対して容量C_gが存在している。

特に疑似電源回路網L1SNとチョークコイルL3の間に形成される浮遊容量Cgは、アースラインチョークコイルL3との間で共振回路を形成し、この共振周波数に相当する帯域でのノイズ低減効果が得られなくなるという課題があつた。

【0010】図10は減衰特性の変動を示す図で、縦軸に減衰量dB、横軸に周波数MHzを表している。アースラインチョークコイルでは、コア材の透磁率μにバラツキがあり、そのため浮遊容量Cgとアースラインチョークコイルの共振周波数も各コイル毎に変動する。特に、共振周波数付近でのノイズレベルが大きく、且つノイズ規格に対するマージン小の場合には、このコア材透磁率μのバラツキによりノイズ規格を超過して製品が不合格になるという課題があつた。

【0011】本発明はこのような課題を解決したもので、アースラインチョークコイルを実装しても、EMIノイズ抑制特性にバラツキがなく安定したノイズフィルタ回路を提供することを目的とする。

【0012】

【課題を解決するための手段】このような目的を達成する本発明は、金属基板に設けられたパッドにチョークコイル(L1, L2)やコンデンサ(Cs, C11, C12)が実装される共に、スイッチング電源(20)のACライン側若しくはスイッチング電源内部に設けられた入力電流を整流平滑化する回路とスイッチング素子(Q)との間に設けられるノイズフィルタ回路において、前記ACライン側のグランドと前記金属基板の金属層との間にアースラインチョークコイル(L3)を設ける共に、このアースラインチョークコイルのコア損失(Rc)を、当該アースラインチョークコイルのインダクタンスと前記金属基板のパッドと金属層との間の浮遊容量(Cg)による共振を低減する値に選定したことを特徴としている。

【0013】

【作用】本発明において、アースラインチョークコイルはグランドループのインピーダンスを高めて、ACラインに流れるノイズを削減する。金属基板ではパットと金属層に起因する浮遊容量があり、このアースラインチョークコイルのインダクタンスとの共振周波数がたまたまEMIノイズ対策の周波数帯域に入ってくる。そこで、アースラインチョークコイルのコア損失を適宜の値に選定することで、この共振の先鋒度を鈍くして、実質的に共振の影響がノイズ低減効果に及ばないようにしてい

$$Z = Rc + \frac{1}{j\omega Cg}$$

すなわち、コア損失Rcの増大と共にインピーダンスZが増大する。グランドループに流れ込むノイズを抑制できる。他方の漸近線はコア損失Rcが大きい領域に相当

る。

【0014】

【実施例】以下図面を用いて、本発明を説明する。図1は本発明の一実施例を示す回路図で、前記図7や図9と相違する点はアースラインチョークコイルL3にある。尚、L1SNは疑似電源回路網、Csはアクロスザラインコンデンサで0.01μF程度、C11, C12はコンデンサで1000pF程度、L1, L2はコモンモードチョークコイルで数mH程度、Cgは金属基板のパッドと金属層間の浮遊容量で100pF程度になっている。

【0015】図2は共振回路の等価回路で、(A)はアースラインチョークコイルL3と浮遊容量Cg、(B)はダンピング用抵抗Rを直列に接続する場合を比較例として表している。図2(B)に表すように、インダクタンスLとキャパシタCとの間の共振は抵抗Rを直列に接続することでダンピングされる。しかし、図1の回路でダンピング用抵抗RをアースラインチョークコイルL3に直列に接続すると、挿入位置であるグランドには大電流が流れるので、損失が莫大になると共に、通常の抵抗素子では電流定格の面で使用に耐えられないという課題がある。

【0016】そこで、アースラインチョークコイルL3のコア損失Rcを用いて共振の減衰を実現する。ここで、コア損失とは、コアの体積当たりのエネルギー損失をいい、一般に磁気回路では励磁の際ヒステリシス曲線を描くので、付随してエネルギーが熱として失われる。図3は共振回路のインピーダンス曲線で、縦軸にインピーダンスZ、横軸にコア損失Rcをとっている。アースラインチョークコイルL3と浮遊容量Cgとの共振インピーダンスZは、次式で表される。

【数1】

$$Z = \frac{j\omega Rc L3}{j\omega L3 + Rc} + \frac{1}{j\omega Cg}$$

ここで、ωは角周波数である。一般にインピーダンスZが大きいほどグランドループに流れ込むノイズを抑制できる。

【0017】次に、アースラインチョークコイルL3のインダクタンスと浮遊容量Cgとを一定としてコア損失Rcを増大させると、図3の場合に二つの漸近線が表れる。一方の漸近線はコア損失Rcが小さい領域に相当するもので、次式が成立する。

【数2】

$$(Rc \ll j\omega L3)$$

するもので、次式が成立する。

【数3】

$$Z = j\omega L_3 + \frac{1}{j\omega Cg} \quad (R_c \gg j\omega L_3)$$

すなわち、コア損失 R_c によらずインピーダンス Z は一定になっている。ここで、両方の漸近線が交差する点で

$$R_c = j\omega L_3$$

そこで、コア損失 R_c の最適値 R_{co} は、次式で表され

$$R_{co} = k \cdot R_c$$

ここで k は定数で、例えば 1.5 とする。この定数 k は通常のコア材透磁率 μ の変動によってはインピーダンス Z が過度に低下しないように定め、例えば上述の交差点よりもインピーダンス Z が安定する側とする。

【0018】次に、このようなコア損失 R_c を実現するコア設計の手法について説明する。ここでは、コアの材質として比透磁率が約 3000 の NiZn 系フェライトコアを選ぶ。コア形状をトロイダル形とし、外形 13 mm、内径 6 mm であって、コイルの巻数は 3 T とする。すると、ここでは共振周波数が 5 MHz に生ずるので、必要なコア損失 R_c は約 100 Ω になっている。そこで、コアの厚さを 4 mm としている。

【0019】次に、本発明の変形実施例を説明する。アースラインチョークコイル L_3 のコア材の比透磁率 μ を数千～数万と選んだ場合、比透磁率 μ は 0.1 ～ 1 MHz 付近で低下を始めることが知られている。このため、MHz 帯域でのグランドループにおけるインピーダンスが低下して、ノイズフィルタ回路の EMV ノイズ抑制力が低下する。そこで、高周波帯域でもインピーダンスが高く維持できるノイズフィルタ回路を実現する。

【0020】図 4 は本発明の変形実施例を示す回路図である。ここでは、図 1 と比較するとアースラインチョークコイル L_{31} 、 L_{32} が二個直列に接続されている。ここでチョークコイル L_{31} は前述のコア材の比透磁率 μ が数千～数万のものである。他方チョークコイル L_{32} は、コア材の比透磁率 μ が数百程度のもので、低周波帯域では高いインピーダンスを得られないが、高周波帯域になんでも比透磁率 μ が変動しないので、実質的に高いインピーダンスが得られるという性質がある。このようなコアとして、コア材質には比透磁率 μ が約 300 の NiZn 系フェライトコアがあり、前述の設計例に対応する形状としてはトロイダル形で外形 16 mm、内径 8 mm、厚さ 4 mm で巻数 3 T とするよ。

【0021】このように構成された装置の動作を次に説

は次式が成立している。

$$(4)$$

る。

$$(5)$$

明する。図 5 は図 4 の装置のノイズ低減効果の説明図で、縦軸に減衰量 d dB、横軸に周波数をとっている。1 MHz 以上の帯域で破線で示したもののは、図 1 の装置である。アースラインチョークコイルが一段なので、減衰量が低下してしまう領域がある。これに対して、この実施例ではアースラインチョークコイルを二段直列に接続しているので、実線で示すように高周波帯域でのノイズ低減効果が大きくなっている。

【0022】

【発明の効果】以上説明したように、本発明によればアースラインチョークコイルのコア損失 R_c を、アースラインチョークコイルのインダクタンスと金属基板のバッドと金属層との間の浮遊容量 C_g による共振を低減する値に選定しているので、コア材質の透磁率のバラツキがあっても、ノイズの低減特性が安定するという効果がある。

【図面の簡単な説明】

【図 1】本発明の一実施例を示す回路図である。

【図 2】共振回路の等価回路である。

【図 3】共振回路のインピーダンス曲線図である。

【図 4】本発明の変形実施例を示す回路図である。

【図 5】図 4 の装置のノイズ低減効果の説明図である。

【図 6】従来装置の構成ブロック図である。

【図 7】アースラインチョークコイルを有する従来装置の構成図である。

【図 8】金属基板回路の断面図である。

【図 9】金属基板回路にアースラインチョークコイルを設けた場合の回路図である。

【図 10】減衰特性の変動を説明する図である。

【符号の説明】

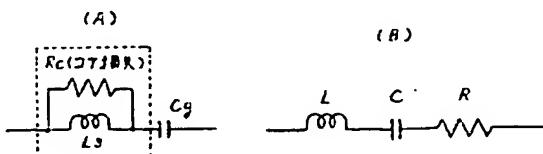
10 ノイズフィルタ回路

20 スイッチング電源

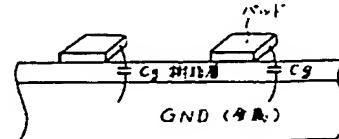
C_g 浮遊容量

L_3 アースラインチョークのインダクタンス

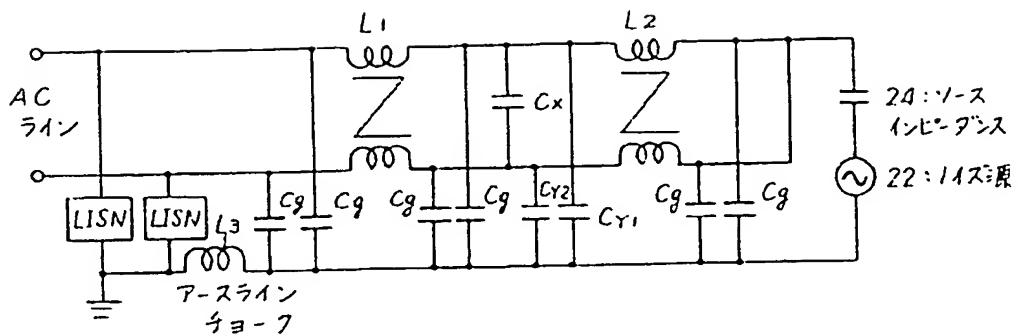
【図 2】



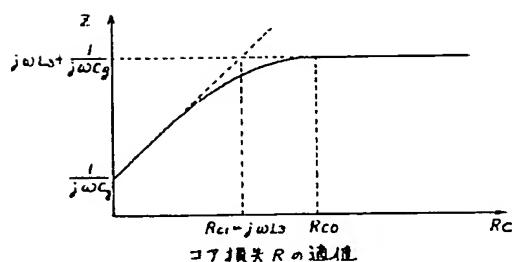
【図 8】



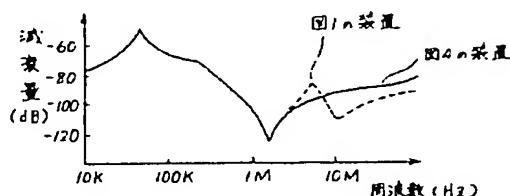
【図 1】



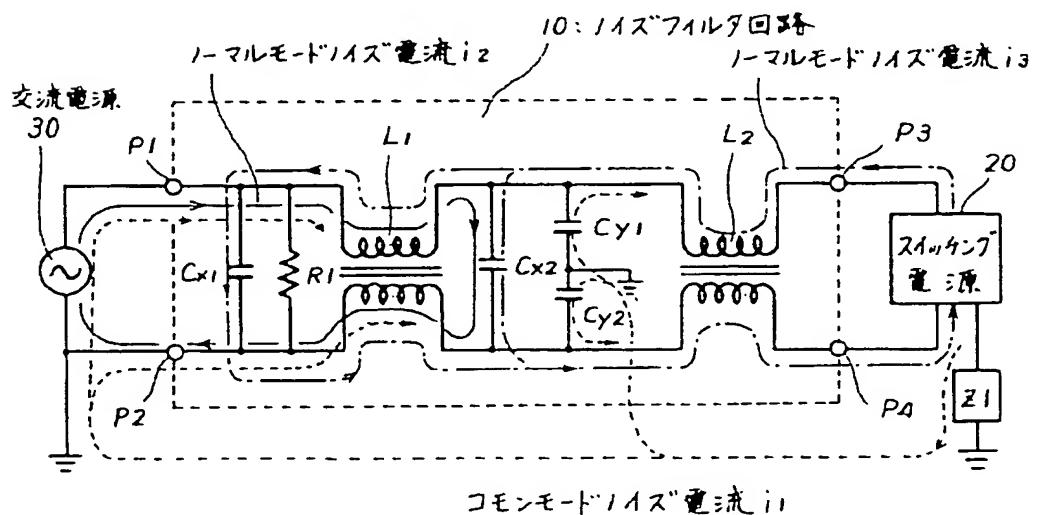
【図 3】



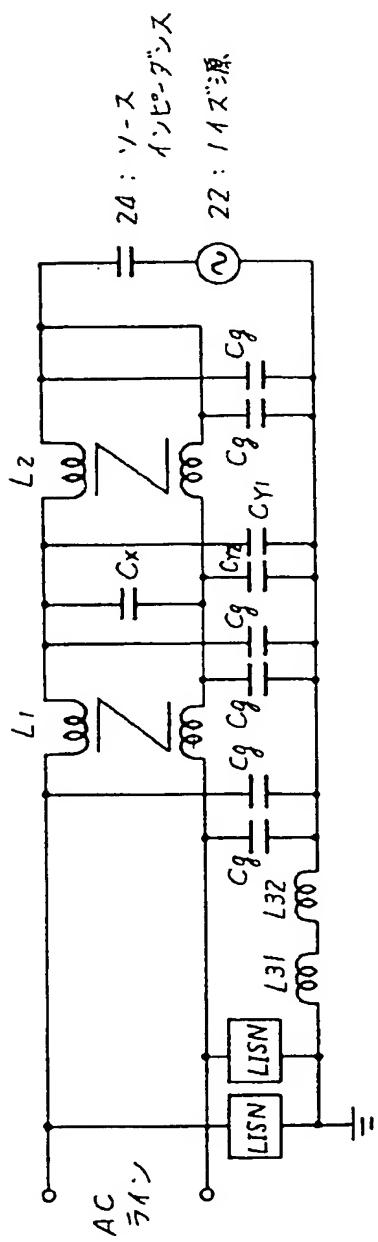
【図 5】



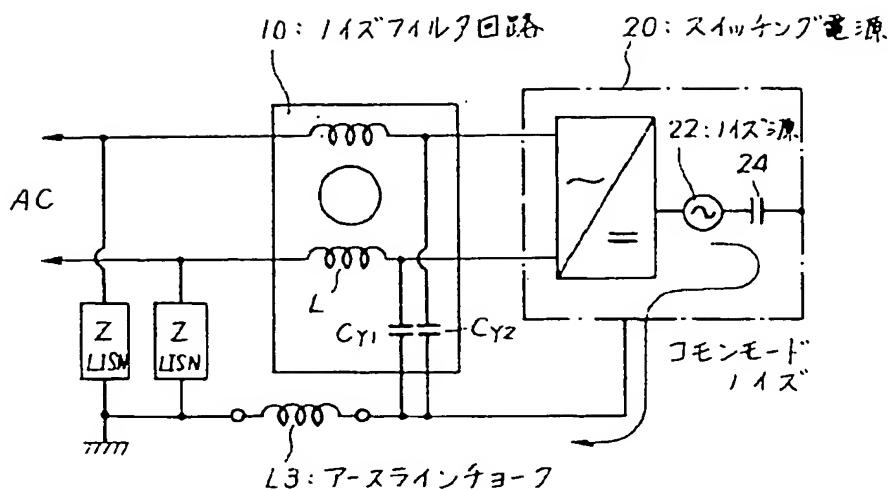
【図 6】



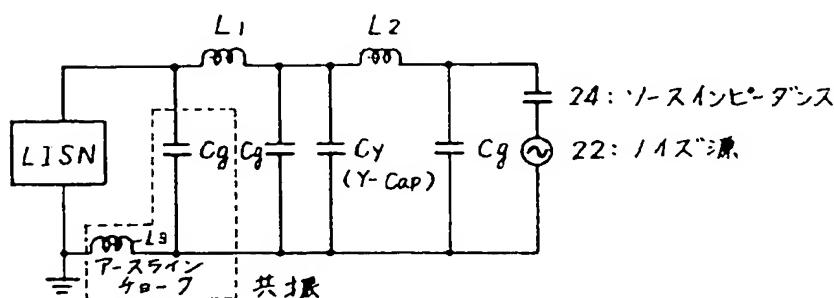
[図 4]



【図 7】



【図 9】



【図 10】

